

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-127290

(43)Date of publication of application : 28.04.1992

(51)Int.Cl.

G06K 19/07

B42D 15/10

G06K 17/00

(21)Application number : 02-247239

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 19.09.1990

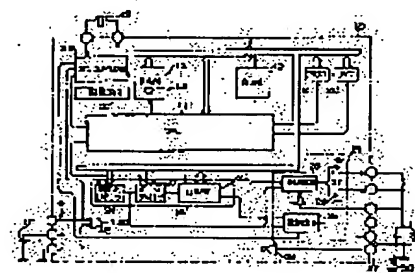
(72)Inventor : TAKAHIRA KENICHI  
FUJIOKA SOZO

(54) NONCONTACT IC CARD AND METHOD FOR USING THE SAME

(57)Abstract:

PURPOSE: To extend the service life of a noncontact IC card is practical use by providing a modulation means which modulates a signal from a data processing means to process data demodulated by a selected demodulation signal out of the signals of first and second demodulation means and outputs it to an antenna means, and a battery to supply a power source to every means.

CONSTITUTION: An antenna circuit 16, the battery 17, and a crystal resonator 19 are connected to an IC 10. When a CPU 11 judges that a start-up method using a demodulation circuit 26 is selected, a transistor 106 is cut off, and a sleep mode is set, and a signal of 'H' level is outputted from an AND gate 111 to an AND gate 108, therefore, trigger reception by a CMOS inverter 102 can be performed. Meanwhile, when the CPU judges that the start-up method not using the demodulation circuit 26 is selected, both the AND gates 107 and 108 are cut off, and the demodulation circuit 26 stops an operation. Thereby, it is possible to extend the service life of the card in practical use by suppressing the consumption of the power source in nonuse.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A) 平4-127290

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)4月28日

G 06 K 19/07  
B 42 D 15/10  
G 06 K 17/00

5 2 1

F

6548-2C  
6711-5L  
6711-5L

G 06 K 19/00

H

審査請求 未請求 請求項の数 3 (全10頁)

⑭ 発明の名称 非接触 IC カード及びその使用方法

⑯ 特 願 平2-247239

⑰ 出 願 平2(1990)9月19日

⑱ 発 明 者 高 比 良 賢 一 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 発 明 者 藤 岡 宗 三 兵庫県伊丹市瑞原4丁目1番地 三菱電機セミコンダクタソフトウェア株式会社北伊丹事業所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 曾我 道照 外5名

## 明 細 書

## 1. 発明の名称

非接触 IC カード及びその使用方法

## 2. 特許請求の範囲

(1) 外部とのデータの送受信を非接触で行うためのアンテナ手段と、

前記アンテナ手段で受信された信号をそれぞれ復調する第1及び第2の復調手段と、

前記第1の復調手段の動作のための回路電流を遮断する遮断手段と、

前記第1及び第2の復調手段のうち的一方を選択すると共に前記第2の復調手段を選択する場合には前記遮断手段により前記第1の復調手段の回路電流を遮断する制御手段と、

前記第1及び第2の復調手段のうち前記制御手段により選択された復調手段で復調されるデータを処理するためのデータ処理手段と、

前記データ処理手段からの信号を変調して前記アンテナ手段に出力する変調手段と、

前記の各手段に電源を供給するための電池と

を備えたことを特徴とする非接触 IC カード、

(2) 外部とのデータの送受信を非接触で行うためのデータ送受信手段と、

外部からリセット信号を非接触で受信するためのリセット手段と、

前記データ送受信手段に接続されると共にデータを処理するためのデータ処理手段と、

前記データ送受信手段の動作を停止させる停止手段と、

前記停止手段により前記データ送受信手段の動作を停止させると共に前記リセット手段を介してリセット信号が受信されると前記停止手段による前記データ送受信手段の動作の停止を解除する制御手段と、

前記の各手段に電源を供給するための電池と

を備えたことを特徴とする非接触 IC カード、

(3) 通常に動作する通常モードと、通常モードへ復帰させるための起動信号の受信動作のみ行うスリープモードとを具備する非接触 IC カードの使用方法であって、

カード発行まではスリープモードで非接触ＩＣカードを保管し、

カード発行後は前記非接触ＩＣカードに起動信号を受信させることにより通常モードに移行させる

ことを特徴とする非接触ＩＣカードの使用方法、

### ３．発明の詳細な説明

〔産業上の利用分野〕

この発明は、非接触ＩＣカード及びその使用方法に係り、特に消費電力を抑制し得る非接触ＩＣカードの構造とそのＩＣカードの使用方法に関する。

〔従来の技術〕

近年、ＩＣカードの中でカード表面に外部電極を持たない非接触ＩＣカードが注目されている。非接触ＩＣカードは、外部電極を有する通常のＩＣカードと同様に外部装置との間で信号の授受を行うが、この信号の授受を電磁波、光、磁気等の空間伝送媒体を利用して行うものである。

従来の非接触ＩＣカードの構成を第７図に示す。

がそれぞれ接続されている。このコンパレータ(51)の出力端子には波形成形回路(53)が接続されている。そして、アンテナ(6)で受信された受信信号はコンパレータ(51)において基準電圧発生回路(52)で発生された基準電圧と比較され、受信信号が基準電圧より高い電圧値を有する場合にコンパレータ(51)から受信信号に対応した信号が出力される。この出力信号は波形成形回路(53)で所定の波形に成形された後、受信データとして入出力制御回路(4)に伝送される。

〔発明が解決しようとする課題〕

しかしながら、第８図に示されるように、変復調回路(5)内の基準電圧発生回路(52)は電源電圧を抵抗(54)及び(55)で分割することにより基準電圧を発生させるため、これらの抵抗(54)及び(55)に常時電流が流れていた。従って、カード保管時等、カードを使用しないときでも電池(7)が消耗し、カード発行までの保管期間等によって実質的なＩＣカードの寿命が短くなるという問題点があった。

ＩＣカードの動作を制御するＣＰＵ(1)にバス(8)を介してＲＯＭ(2)及びＲＡＭ(3)が接続されている。バス(8)には外部装置とのデータの入出力を制御する入出力制御回路(4)が接続され、入出力制御回路(4)には変復調回路(5)を介してアンテナ(6)が接続されている。さらに、ＩＣカードには、各電気回路に電源を供給するための電池(7)が内蔵されている。

このようなＩＣカードでは、外部装置からの電磁波による要求信号がアンテナ(6)で受信されると、この要求信号は変復調回路(5)で復調された後、入出力制御回路(4)を介してＣＰＵ(1)に入力される。ＣＰＵ(1)は要求信号を解釈し、所定の応答信号を作成する。この応答信号は入出力制御回路(4)を介して変復調回路(5)に入力され、ここで変調された後、アンテナ(6)から外部装置に発信される。

第８図に変復調回路(5)内の復調回路部分の構成を示す。コンパレータ(51)の正入力端子にアンテナ(6)が、負入力端子に基準電圧発生回路(52)

この発明はこのような問題点を解消するためになされたもので、実使用での長寿命化を図ることのできる非接触ＩＣカードを提供することを目的とする。

また、この発明はこのような非接触ＩＣカードの実使用での長寿命化を図るための使用方法を提供することも目的としている。

〔課題を解決するための手段〕

請求項１に記載の非接触ＩＣカードは、外部とのデータの送受信を非接触で行うためのアンテナ手段と、アンテナ手段で受信された信号をそれぞれ復調する第１及び第２の復調手段と、第１の復調手段の動作のための回路電流を遮断する遮断手段と、第１及び第２の復調手段のうち的一方を選択すると共に第２の復調手段を選択する場合には遮断手段により第１の復調手段の回路電流を遮断する制御手段と、第１及び第２の復調手段のうち制御手段により選択された復調手段で復調されるデータを処理するためのデータ処理手段と、データ処理手段からの信号を変調してアンテナ手段に

出力する変調手段と、前記の各手段に電源を供給するための電池とを備えたものである。

請求項2に記載の非接触ICカードは、外部とのデータの送受信を非接触で行うためのデータ送受信手段と、外部からリセット信号を非接触で受信するためのリセット手段と、データ送受信手段に接続されると共にデータ処理するためのデータ処理手段と、データ送受信手段の動作を停止させる停止手段と、停止手段によりデータ送受信手段の動作を停止させると共にリセット手段を介してリセット信号が受信されると停止手段によるデータ送受信手段の動作の停止を解除する制御手段と、前記の各手段に電源を供給するための電池とを備えたものである。

請求項3に記載の非接触ICカードの使用方法は、通常に動作する通常モードと、通常モードへ復帰させるための起動信号の受信動作のみ行うスリープモードとを具備する非接触ICカードの使用方法であって、カード発行まではスリープモードで非接触ICカードを保管し、カード発行後は

非接触ICカードに起動信号を受信させることにより通常モードに移行させる方法である。

〔作用〕

請求項1に記載の非接触ICカードでは、制御手段が第1及び第2の復調手段のうち的一方を選択し、第2の復調手段が選択された場合には遮断手段が第1の復調手段の回路電流を遮断する。

請求項2に記載の非接触ICカードでは、停止手段がデータ送受信手段の動作を停止させ、リセット手段を介してリセット信号が受信されると制御手段は停止手段によるデータ送受信手段の動作の停止を解除する。

請求項3に記載の非接触ICカードの使用方法においては、非接触ICカードはそのカード発行までは起動信号の受信動作のみ行うスリープモードで保管され、カード発行後は起動信号により通常モードに移行される。

〔実施例〕

以下、この発明の実施例を添付図面に基づいて説明する。

第1図はこの発明の一実施例に係る非接触ICカードの構成を示すブロック図である。このICカードはIC(10)を有しており、IC(10)にアンテナ回路(16)、電池(17)及び水晶振動子(19)が接続されている。IC(10)はバス(18)に接続されたCPU(11)を有している。バス(18)には、CPU(11)の動作制御のためのプログラムを記憶するROM(12)、データを記憶するためのRAM(13)及び外部装置(図示せず)とのデータの入出力を制御する入出力制御回路(14)がそれぞれ接続されている。さらに、バス(18)には、内部クロックを分周してカウントするタイマ(20)とこのタイマ(20)の初期値を設定するプリスケアラ(21)とが接続されている。

入出力制御回路(14)は、シリアル非同期のデータ伝送を行うUART(22)、UART(22)の伝送速度を設定するボーレート・ジェネレータ(23)及び搬送波を生成する搬送波ジェネレータ(24)を備えている。この入出力制御回路(14)には変復調回路(15)が接続され、この変復調回路(15)にアンテナ

回路(16)が接続されている。変復調回路(15)には、UART(22)の出力を搬送波で変調する変調回路(25)、アンテナ回路(16)からの入力信号を復調する復調回路(26)、アンテナ回路(16)を駆動するための出力トランジスタ(27)及び(28)が設けられている。

CPU(11)及び変復調回路(15)の復調回路(26)にはIC(10)内の各回路にクロック信号を供給するクロック発生回路(29)が接続されている。このクロック発生回路(29)は、IC(10)外部の水晶振動子(19)に接続されている。尚、(30)はCPU(11)の暴走を監視するための監視タイマである。

また、IC(10)のリセット端子(47)にコイル(50)が接続されており、外部装置で形成される磁場からの電磁誘導によりコイル(50)に発生した信号をCMOSインバータゲートからなるリセット受信回路(49)で検出し、これをオアゲート(48)を介して内部リセット信号として取り込むことができるように構成されている。

さらに、RAM(13)の内部には、このICカー

ドの状態確認を行うための制御フラグ(131)が設定されている。

アンテナ回路(16)によりアンテナ手段が、変復調回路(15)及びアンテナ回路(16)によりデータ送受信手段が、CPU(11)によりデータ処理手段が、変調回路(25)により変調手段が、コイル(50)及びリセット受信回路(49)によりリセット手段がそれぞれ構成されている。

第2図に変復調回路(15)の復調回路(26)の内部構成を示す。アンテナ回路(16)がコンパレータ(101)の正入力端子及びCMOSインバータ(102)に接続されている。コンパレータ(101)の負入力端子には電源電圧を抵抗(103)及び(104)で分圧して基準電圧を発生させる基準電圧回路が接続され、抵抗(103)と電源ラインとの間には遮断手段となるトランジスタ(106)が接続されている。コンパレータ(101)は、基準電圧回路で発生される基準電圧をしきい値として有するため、動作時は基準電圧回路に常時バイアス電流が流れていることが必要である。尚、このコンパレータ(101)のしき

い値は、通常のカード使用時に外部装置からの信号を受信できるように、比較的低く設定されている。一方、CMOSインバータ(102)はコンパレータ(101)より高いしきい値を有しており、受信待ちの状態ではほとんど電流を消費しない。

CPU(11)から受信イネーブル信号及び受信選択信号をそれぞれ伝送する信号線(114)及び(115)がアンドゲート(110)に接続されている。また、信号線(115)はインバータ(112)に接続され、インバータ(112)の出力及び信号線(114)がアンドゲート(111)に接続されている。コンパレータ(101)の出力及びアンドゲート(110)の出力はアンドゲート(107)に接続され、CMOSインバータ(102)の出力及びアンドゲート(111)の出力はアンドゲート(108)に接続されている。これらアンドゲート(107)及び(108)の出力がオアゲート(109)を介して波形成形回路(113)に接続されている。また、アンドゲート(110)の出力は、インバータ(105)を介してトランジスタ(106)のゲートに接続されている。

受信イネーブル信号は、コンパレータ(101)あるいはCMOSインバータ(102)の出力を波形成形回路(113)を介して受信データとして取り込むための制御信号である。一方、受信選択信号は、コンパレータ(101)とCMOSインバータ(102)のいずれを選択するかを決定する制御信号である。

受信イネーブル信号及び受信選択信号が共に“H”レベルの場合には、アンドゲート(110)の出力は“H”レベルとなるのでトランジスタ(106)が導通状態となって基準電圧回路にバイアス電流が流れる一方、アンドゲート(111)の出力が“L”レベルとなるのでアンドゲート(108)は遮断状態となる。すなわち、コンパレータ(101)による復調が可能な通常モードが設定される。

受信イネーブル信号及び受信選択信号の少なくとも一方が“L”レベルの場合には、アンドゲート(110)の出力が“L”レベルとなるのでアンドゲート(107)が遮断状態になると共にトランジスタ(106)が遮断されて基準電圧回路にバイアス電流が流れなくなる。すなわち、コンパレータ(101)

は作動し得ない状態となり、復調回路(26)の消費電力は極めて小さくなる。この状態をスリープモードと呼ぶことにする。スリープモードにおいては、さらに以下に述べる二つのモードがある。

受信イネーブル信号が“H”レベルで且つ受信選択信号が“L”レベルの場合は、アンドゲート(111)の出力が“H”レベルとなるのでCMOSインバータ(102)の出力はアンドゲート(108)を介してオアゲート(109)及び波形成形回路(113)に接続される。その結果、アンテナ回路(16)で受信された信号をCMOSインバータ(102)で検出することが可能となる。一方、受信イネーブル信号が“L”レベルの場合には、アンドゲート(110)及び(111)の出力は共に“L”レベルとなるので、アンドゲート(107)及び(108)は共に遮断状態となる。すなわち、復調回路(26)は動作停止の状態となる。

請求項1に記載のICカードにおいては、コンパレータ(101)及び基準電圧回路により第1の復調手段が、CMOSインバータ(102)により第2の復調手段が、トランジスタ(106)により遮断手

段が、アンドゲート(107)、(108)、(110)、(111)、オアゲート(109)、インバータ(105)、(112)及びCPU(11)により制御手段がそれぞれ形成されている。

また、請求項2に記載のICカードにおいては、トランジスタ(106)、アンドゲート(107)、(108)、(110)、(111)、インバータ(105)、(112)、オアゲート(109)及びCPU(11)により停止手段及び制御手段が形成されている。

次に、実施例の動作を説明する。第3図のフローチャートを参照してICカードをスリープモードにする動作を説明する。まず、CPU(11)の動作時で且つコマンド待ち状態に図示しない外部装置からコントロールキーを送信する。このコントロールキーは、アンテナ回路(16)で受信された後、復調回路(26)及び入出力制御回路(14)を介してCPU(11)に輸入される。CPU(11)は、ステップS1で、入力されたコントロールキーをRAM(13)あるいはROM(12)内の所定の領域に記録されている参照キーと比較照合する。ステップS2で照合

が正常であると判定されると、CPU(11)はステップS3でRAM(13)内の制御フラグ(131)をリセットする。

次に、ステップS4で、スリープモードから通常モードに移行させる際の起動方法を指示する指令を外部装置から送信し、起動方法の選択を行う。この実施例では、起動方法として、①アンテナ回路(16)を介して復調回路(26)内のCMOSインバータ(102)でトリガ受信を行う方法、及び②復調回路(26)を使用せずにコイル(50)及びリセット受信回路(49)でリセット信号を受信する方法のいずれかを選択できるように構成されている。

CPU(11)は、ステップS5で復調回路(26)を使用する起動方法①が選択されたと判定すると、ステップS6及びS7で順次“H”レベルの受信イネーブル信号及び“L”レベルの受信選択信号を復調回路(26)に出力する。これにより、第2図に示されるトランジスタ(106)が遮断状態となってスリープモードが設定される。ただし、このときアンドゲート(111)から“H”レベルの信号がアンドゲート

(108)に出力されるので、CMOSインバータ(102)によるトリガ受信が可能になる。一方、ステップS5で復調回路(26)を使用しない起動方法②が選択されたと判定されると、CPU(11)はステップS8で“L”レベルの受信イネーブル信号を復調回路(26)に出力する。これにより、トランジスタ(106)が遮断状態になってスリープモードが設定されるが、このときアンドゲート(107)及び(108)が共に遮断され、復調回路(26)は動作停止の状態となる。

このようにしてスリープモードを設定した後、CPU(11)はクロック発生回路(29)による内部クロックの発生を停止させて待機状態に移行する。また、ステップS2においてコントロールキーの照合が正常でないと判定された場合には、スリープモードの設定を行わずにそのまま内部クロックの発生を停止させて待機状態となる。

次に、第4図のフローチャートを参照しつつ復調回路(26)を使用してスリープモードから通常モードに復帰させる起動方法①を説明する。尚、受

信イネーブル信号が“H”レベルで且つ受信選択信号が“L”レベルであるものとする。まず、外部装置から起動信号としてトリガ信号がアンテナ回路(16)で受信され、復調回路(26)のCMOSインバータ(102)に輸入される。このトリガ信号は通常要求信号より高い信号レベルを有しており、このためCMOSインバータ(102)で検出されてアンドゲート(108)及びオアゲート(109)を介して波形成回路(113)に輸入される。トリガ信号はここで成形された後、第1図のクロック発生回路(29)に輸入され、これによりクロック発生回路(29)はステップS11で内部クロックの起動を行う。

このようにして内部クロックが起動すると、CPU(11)はステップS12で外部装置との通信を制御するための入出力制御回路(14)の制御パラメータを設定する。次に、CPU(11)はステップS13でRAM(13)内の制御フラグ(131)がセットされているか否かを判定する。判定の結果、制御フラグ(131)がセットされていない場合には、このICカードはスリープモードにあるものと判断し、

ステップS14で受信選択信号を“H”レベルとすることによりスリープモードから通常モードへの移行を行った後、ステップS15で外部装置から発行者キーを受信する。CPU(11)はステップS16で、受信された発行者キーをRAM(13)あるいはROM(12)内の所定の領域に記録されている参照キーと比較照合する。照合が正常であると判定された場合には、ステップS17で外部装置から発行コマンドを受信し、ステップS18で発行コマンドに対する処理を実行する。これらのステップS17及びS18は、ステップS19で発行処理が終了したと判定されるまで繰り返される。

発行処理が終了すると、CPU(11)はステップS20で制御フラグ(131)をセットする。その後、CPU(11)はクロック発生回路(29)による内部クロックの発生を停止させて待機状態となる。

このようにしてスリープモードから通常モードに復帰した後に外部装置からトリガを受信すると、トリガ信号は今度は復調回路(26)のコンパレータ(101)で検出され、これによりステップS11で内部

クロックの起動が行われる。次いでステップS12で入出力制御回路(14)の制御パラメータが設定された後、CPU(11)はステップS13で制御フラグ(131)がセットされているか否かを判定するが、このとき既に制御フラグ(131)はセットされているので、ステップS21に進み、外部装置からアプリケーションコマンドの受信が行われる。そして、ステップS22でアプリケーションコマンドに対する処理が実行される。これらのステップS21及びS22は、ステップS23で全ての処理が終了したと判定されるまで繰り返され、全ての処理が終了すると、CPU(11)はクロック発生回路(29)による内部クロックの発生を停止させて待機状態となる。

尚、ステップS16において発行者キーの照合が正常でないと判定された場合には、発行処理を行わずにステップS24で受信選択信号を“L”レベルとすることにより再びスリープモードに戻した後、内部クロックの発生を停止させて待機状態となる。

次に、第5図のフローチャートを参照しつつ復調回路(26)を使用せずにコイル(50)及びリセット

受信回路(49)を利用してスリープモードから通常モードに復帰させる起動方法②を説明する。尚、受信イネーブル信号は“L”レベルであるものとする。まず、外部装置から起動信号としてリセット信号がコイル(50)で電磁誘導により受信され、CMOSインバータゲートからなるリセット受信回路(49)で検出される。このリセット信号はオアゲート(48)を介してクロック発生回路(29)に取り込まれ、これにより内部クロックが起動される。

このようにして内部クロックが起動すると、CPU(11)はステップS31で動作のための初期設定を実行し、さらにステップS32及びS33で受信選択信号及び受信イネーブル信号を共に“H”レベルとすることによりスリープモードから通常モードへの移行を行う。次に、CPU(11)はステップS34でRAM(13)内の制御フラグ(131)がセットされているか否かを判定する。判定の結果、制御フラグ(131)がセットされていない場合には、このICカードはスリープモードにあったものと判断して発行処理を行うために、ステップS35で外部装

置から発行者キーを受信する。CPU(11)はステップS36で、受信された発行者キーをRAM(13)あるいはROM(12)内の所定の領域に記録されている参照キーと比較照合する。照合が正常であると判定された場合には、ステップS37～S39において第4図のステップS18～S18と同様にして発行処理が行われる。

発行処理が終了すると、CPU(11)はステップS40で制御フラグ(131)をセットした後、クロック発生回路(29)による内部クロックの発生を停止させて待機状態となる。

尚、ステップS38において発行者キーの照合が正常でないと判定された場合には、発行処理を行わずにステップS41で受信イネーブル信号を“L”レベルとしてスリープモードに戻し、その後内部クロックの発生を停止させて待機状態となる。

第6図は第1図に示した非接触ICカードの使用方法を示すフローチャートである。まず、ステップS51でICカードを製造した後、ステップS52で第3図のフローチャートに従ってスリープモード

にセットし、この状態でカード発行者に出荷する。カード発行者は、カード発行までの期間このICカードをスリープモードのまま保管する。カード発行時には、ステップS53で発行処理を実施してステップS54で通常モードにセットする。このようにして通常モードにセットされたICカードは所定の使用に付された後、ステップS55で回収される。さらに、回収されたICカードを再利用する場合には、続くステップS56でステップS52に戻り、再びスリープモードにセットされ次のカード発行まで保管される。

以上のような使用方法を採れば、ICカードは保管時にはスリープモードにセットされるので、電池(17)の消耗が抑制され、ICカードの実使用での長寿命化が図られる。

〔発明の効果〕

以上説明したように、請求項1に記載の非接触ICカードでは、外部とのデータの送受信を非接触で行うためのアンテナ手段と、アンテナ手段で受信された信号をそれぞれ復調する第1及び第2

の復調手段と、第1の復調手段の動作のための回路電流を遮断する遮断手段と、第1及び第2の復調手段のうちの一方を選択すると共に第2の復調手段を選択する場合には遮断手段により第1の復調手段の回路電流を遮断する制御手段と、第1及び第2の復調手段のうち制御手段により選択された復調手段で復調されるデータを処理するためのデータ処理手段と、データ処理手段からの信号を変調してアンテナ手段に出力する変調手段と、前記の各手段に電源を供給するための電池とを備えているので、未使用時の電池の消耗を抑制してカードの実使用での長寿命化を図ることが可能となる。

請求項2に記載の非接触ICカードでは、外部とのデータの送受信を非接触で行うためのデータ送受信手段と、外部からリセット信号を非接触で受信するためのリセット手段と、データ送受信手段に接続されると共にデータを処理するためのデータ処理手段と、データ送受信手段の動作を停止させる停止手段と、停止手段によりデータ送受信

手段の動作を停止させると共にリセット手段を介してリセット信号が受信されると停止手段によるデータ送受信手段の動作の停止を解除する制御手段と、前記の各手段に電源を供給するための電池とを備えているので、カードの未使用時の電池の消耗が抑制され、カードの実質的な寿命を延ばすことができる。

また、請求項3に記載の非接触ICカードの使用方法においては、カード発行まではスリープモードで非接触ICカードを保管し、カード発行後は非接触ICカードに起動信号を受信させることにより通常モードに移行させるので、カードの保管時における内蔵電池の消耗が抑制され、発行後のカードの寿命が長くなる。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例に係る非接触ICカードの構成を示すブロック図、第2図は復調回路の内部構成を示すブロック図、第3図ないし第5図はそれぞれ実施例の動作を示すフローチャート図、第6図はこの発明に係る非接触ICカード

の使用法を示すフローチャート図、第7図は従来の非接触ICカードの構成を示すブロック図、第8図は第7図のICカードにおける変復調回路の復調回路部分を示すブロック図である。

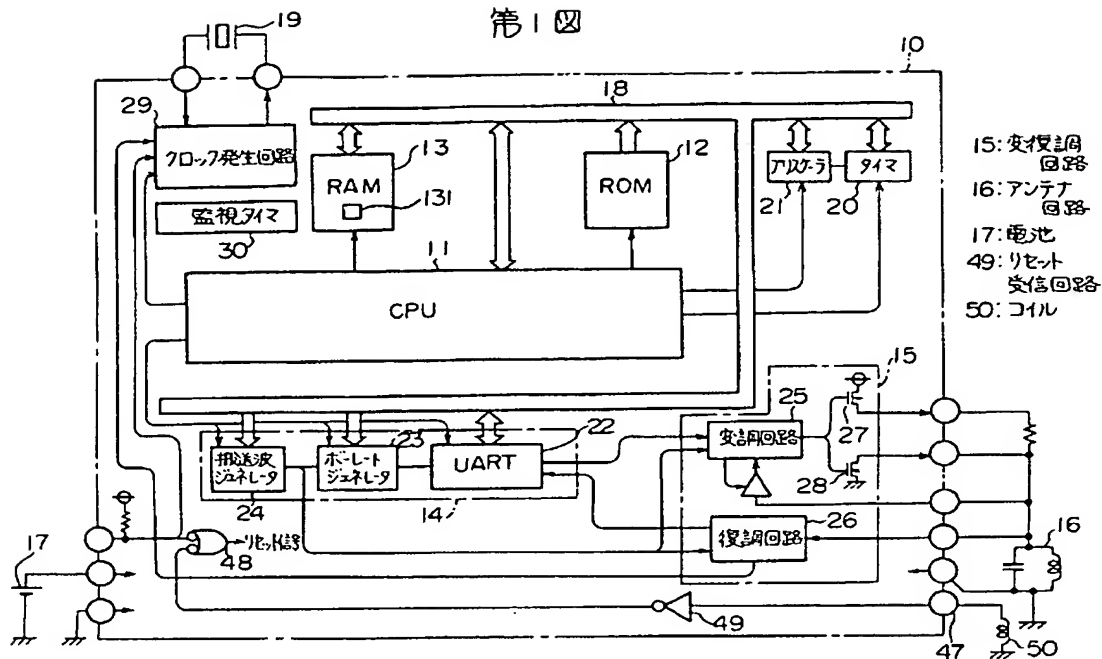
図において、(11)はCPU、(15)は変復調回路、(16)はアンテナ回路、(17)は電池、(25)は変調回路、(49)はリセット受信回路、(50)はコイル、(101)はコンパレータ、(102)はCMOSインバータ、(106)はトランジスタ、(105)及び(112)はインバータ、(107)、(108)、(110)及び(111)はアンドゲート、(109)はオアゲートである。

なお、各図中同一符号は同一または相当部分を示す。

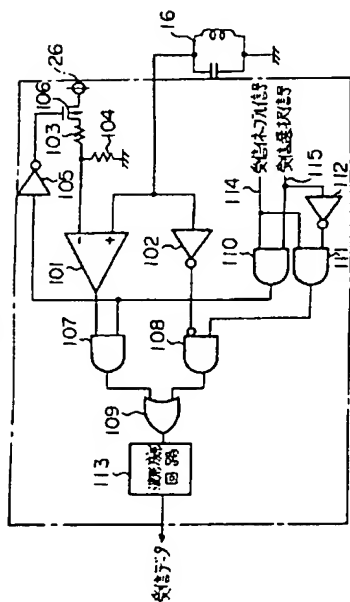
代理人 曾 我 道 照



第1図

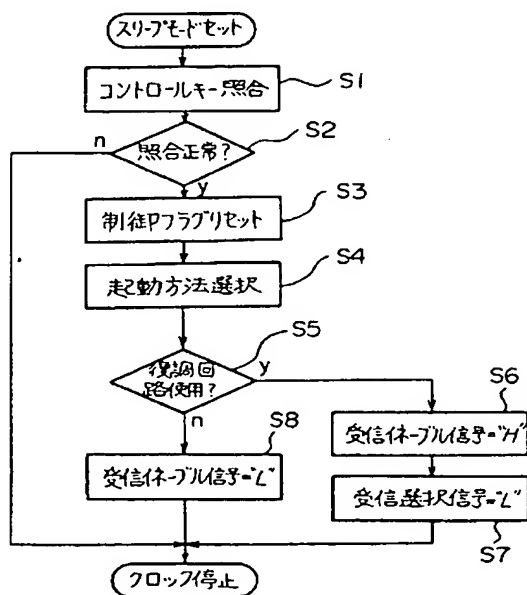


第2図

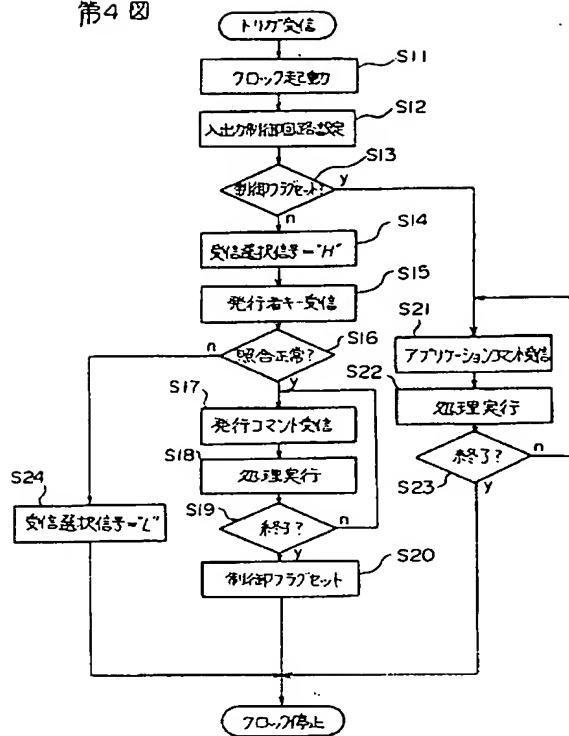


101:コンパレータ  
102:CMOSインバータ  
103,104:インバータ  
105,106,107,108,109,110,111:ANDゲート  
112:ORゲート

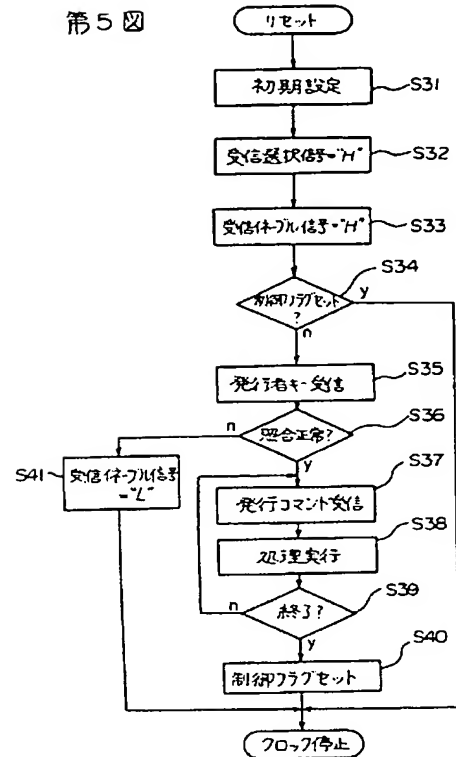
第3図



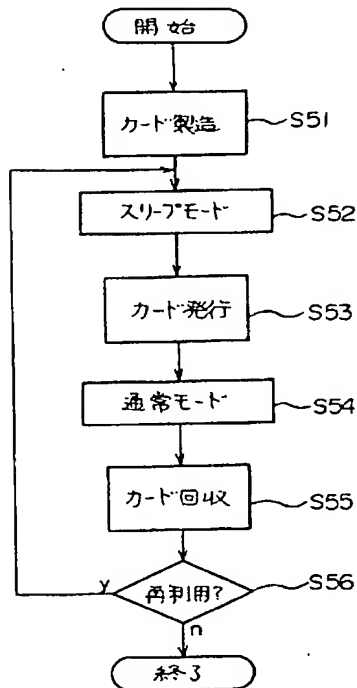
第4図



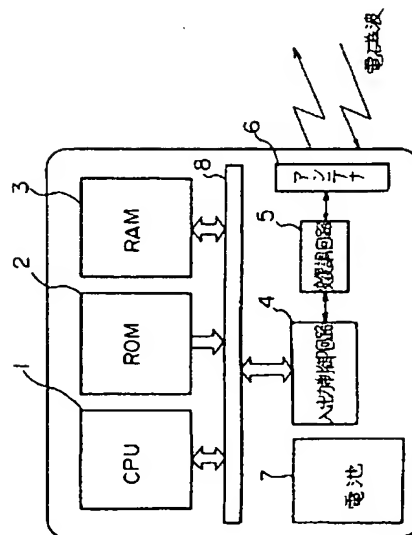
第5図



第6図



第7図



第8図

